

MÓDULO MATERIA	CURSO	SEMESTRE	CRÉDITOS	TIPO
Módulo 4: Sistemas integrados	1º	2º	3	Optativa
PROFESOR(ES)	DIRECCIÓN COMPLETA DE CONTACTO PARA TUTORÍAS (Dirección postal, teléfono, correo electrónico, etc.)			
<ul style="list-style-type: none"> Francisco J. Pelayo Valle Christian A. Morillas Gutiérrez 	Departamento de Arquitectura y Tecnología de Computadores. Escuela Técnica Superior de Ingenierías Informática y de Telecomunicación. 2ª planta. C/ Periodista Daniel Saucedo Aranda s/n. 18071- Granada. Despachos nº 35 y 32. Correo electrónico: fpelayo@ugr.es y cmg@ugr.es			
	HORARIO DE TUTORÍAS			
	Se puede consultar en la web de grados http://masteres.ugr.es/master-icr/pages/info_academica/profesorado y en la plataforma docente SWAD https://swad.ugr.es/?CrsCod=1783 en Usuarios->Horario de tutorías (requiere iniciar sesión)			
MÁSTER EN EL QUE SE IMPARTE	OTROS MÁSTERES A LOS QUE SE PODRÍA OFERTAR			
Máster Universitario Oficial en Ingeniería de Computadores y Redes				
PRERREQUISITOS Y/O RECOMENDACIONES (si procede)				
<p>RECOMENDACIONES:</p> <ul style="list-style-type: none"> - Titulaciones de ingenierías Informática, Telecomunicaciones, Electrónica o afines. - Se recomienda cursar también la asignatura <i>Lenguajes y Herramientas para co-diseño de hardware reconfigurable</i>, cuya impartición y evaluación está coordinada con esta asignatura. 				



BREVE DESCRIPCIÓN DE CONTENIDOS (SEGÚN MEMORIA DE VERIFICACIÓN DEL MÁSTER)

- 1) Evolución de los sistemas electrónicos integrados.
- 2) Circuitos configurables; arquitecturas y tecnologías de programación.
- 3) Procesadores configurables.
- 4) Aplicaciones de los circuitos y procesadores configurables.

COMPETENCIAS GENERALES Y ESPECÍFICAS

Competencias básicas (CB) y generales (CG) que se refieren a proporcionar, en los ámbitos propios de la Ingeniería de Computadores y Redes, la capacidad de aplicar los conocimientos adquiridos para la resolución de problemas, de integrar conocimientos y formular juicios teniendo en cuenta las responsabilidades sociales y éticas derivadas de su actividad, de comunicar de forma clara y precisa sus conclusiones, y de aprender de forma continuada, autodirigida y autónoma.

Competencias específicas (CE):

CE1: Los estudiantes deben ser capaces de diseñar y configurar, implementar, y evaluar plataformas de cómputo y redes para que proporcionen los niveles de prestaciones y satisfagan los requisitos establecidos por las aplicaciones en cuanto a coste, velocidad, fiabilidad, disponibilidad y seguridad.

CE2: Los estudiantes deben ser capaces de utilizar herramientas avanzadas en actividades propias de la ingeniería de computadores y redes: herramientas para la descripción, análisis, simulación, diseño e implementación de plataformas de cómputo, control y comunicación.

OBJETIVOS (EXPRESADOS COMO RESULTADOS ESPERABLES DE LA ENSEÑANZA)

- APO. Resultados relacionados con las competencias generales (CG): habilidades de resolución de problemas, de discusión, de comunicación oral y escrita, etc.
- (AP1) Conocimiento de evolución tecnológica y perspectivas futuras en circuitos y procesadores integrados y su influencia en el diseño de sistemas electrónicos integrados.
- (AP2) Valoración de criterios y parámetros de diseño críticos en la implementación de sistemas integrados configurables, y mejora de prestaciones mediante paralelismo y núcleos hardware integrados.
- (AP3) Identificación de arquitecturas representativas de circuitos y procesadores configurables (soft y hard), su funcionalidad y prestaciones.
- (AP4) Metodologías de diseño. Aprovechamiento del paralelismo hardware y del coprocesamiento hw/sw en distintos campos de aplicación.

TEMARIO DETALLADO DE LA ASIGNATURA

- 1 Evolución de tecnología y diseño de sistemas electrónicos integrados. Estado actual y perspectivas futuras.
- 2 Circuitos configurables: tecnologías de configuración, arquitecturas de circuito y de interconexión. Fabricantes y familias de FPGA. Núcleos IP. Fundamentos de síntesis automática.
- 3 Procesadores configurables: Arquitecturas de computación (re-)configurable. Procesadores integrados en SOC y PSOC. Procesadores “hard” y “soft” en FPGA. Revisión de arquitecturas de procesadores configurables. Plataformas hardware para desarrollo de sistemas integrados configurables.
- 4 Aplicaciones de los circuitos y procesadores configurables: Estudio de soluciones de diseño en procesamiento de imágenes, visión, control, robótica, comunicaciones y DSP.



BIBLIOGRAFÍA

- Rapid Prototyping of Digital Systems. SOPC edition. Autores: J.O. Hamblen, T.S. Hall, M.D.Furman. Kluwer Academic Publishers (2008) (también en versión electrónica en la biblioteca de la UGR).
- The design warrior's guide to FPGAs. Autor: Clive 'Max' Maxfiel. Elsevier 2004.
- Advanced FPGA Design. Architecture, Implementation and Optimization. Autor: Steve Kilts. Wiley-Interscience, 2007.
- Sergio Cuenca, Francisco J. Pelayo: V Jornadas de Computación Reconfigurable y Aplicaciones, Actas de las JCRA'2005, pp. VII-X, ISBN: 84-9732-439-0, Ed.THOMSON, 2005.
- Díaz, J.; Ros, E.; Pelayo, F.; Ortigosa, E.M.; Mota, S: FPGA-Based Real-Time Optical-Flow System. IEEE Transactions on Circuits and Systems for Video Technology. ISSN: 1051-8215, vol. 16, issue 2, pp. 274- 279, February 2006.
- C. Morillas, J.P. Cobos, F.J. Pelayo, A. Prieto, S. Romero: VIS2SOUND on reconfigurable Hardware, Proceedings of the 2008 International Conference on Reconfigurable Computing and FPGAs - ReConFig 2008. Cancún 3-5 Diciembre 2008. ISBN: 978-0-7695-3474-9.
- Ureña, R., Martínez, P., López, J.G., Morillas, C., Pelayo, F.: Real-Time Tone Mapping on GPU and FPGA, EURASIP Journal on Image and Video Processing. Doi: 10.1186/1687-5281-2012-1 (2012).
- P. Martínez-Cañada, C. Morillas, R. Ureña, J.M. Gómez López, F.J. Pelayo: Embedded system for contrast enhancement in low-vision. Journal of Systems Architecture 59 (January-2013) pp.30-38.

ENLACES RECOMENDADOS

- Familias de dispositivos configurables y plataformas de desarrollo de Xilinx: www.xilinx.com
- Familias de dispositivos configurables y plataformas de desarrollo de Altera: www.altera.com
- Núcleos hardware de código abierto: www.opencores.org
- Documentos y enlaces adicionales en <https://swad.ugr.es/?CrsCod=1783>

METODOLOGÍA DOCENTE

- Lección magistral
 - Descripción: Presentación en el aula de los conceptos propios de la materia haciendo uso de metodología expositiva con lecciones magistrales participativas y medios audiovisuales.
- Actividades prácticas
 - Descripción: Actividades a través de las cuales se pretende mostrar al alumnado cómo debe actuar a partir de la aplicación de los conocimientos adquiridos
- Actividades no presenciales individuales
 - Descripción: Actividades (guiadas y no guiadas) propuestas por el profesor a través de las cuales y de forma individual se profundiza en aspectos concretos de la materia posibilitando al estudiante avanzar en la adquisición de determinados conocimientos y procedimientos de la materia.
- Tutorías académicas
 - Descripción: interacción directa entre el estudiante y el profesor para la organización del proceso de enseñanza y aprendizaje.



EVALUACIÓN (INSTRUMENTOS DE EVALUACIÓN, CRITERIOS DE EVALUACIÓN Y PORCENTAJE SOBRE LA CALIFICACIÓN FINAL, ETC.)

La calificación final que aparecerá en el Acta será un número comprendido entre 0 y 10 con una precisión de un dígito decimal. En función de la convocatoria (ordinaria o extraordinaria), y del tipo de evaluación escogida, la calificación se obtendrá como se detalla a continuación:

Convocatoria ordinaria:

La metodología de evaluación por defecto según la normativa de la Universidad de Granada es la **evaluación continua**, que en el caso de esta asignatura se compone de las siguientes actividades:

- Asistencia y participación activa del estudiante en las actividades presenciales (20%).
- Aplicaciones prácticas realizadas por el estudiante (40%).
- Investigación, obtención de información y desarrollo de ideas partiendo de las fuentes documentales accesibles para el estudiante (40%).

Alternativamente a la evaluación continua, para la convocatoria ordinaria el estudiante puede optar por la evaluación única final. Para acogerse a la **evaluación única final**, el estudiante, en las dos primeras semanas de impartición de la asignatura, lo solicitará al Coordinador del Máster, quien dará traslado al profesorado correspondiente, alegando y acreditando las razones que le asisten para no poder seguir el sistema de evaluación continua. La evaluación única final consistirá en la evaluación de las siguientes actividades formativas:

- Aplicaciones prácticas realizadas por el estudiante (50%).
- Investigación, obtención de información y desarrollo de ideas partiendo de las fuentes documentales accesibles para el estudiante (50%).

Convocatoria extraordinaria:

En las convocatorias extraordinarias se utilizará el sistema de evaluación única final, tal y como se ha descrito más arriba.

Todo lo relativo a la evaluación se regirá por la normativa sobre evaluación y calificación de los estudiantes de la Universidad de Granada (Boletín Oficial de la Universidad de Granada nº 71. 27 de mayo de 2013). El sistema de calificaciones se expresará mediante calificación numérica de acuerdo con lo establecido en el art. 5 del R. D 1125/2003, de 5 de septiembre, por el que se establece el sistema europeo de créditos y el sistema de calificaciones en las titulaciones universitarias de carácter oficial y validez en el territorio nacional.

INFORMACIÓN ADICIONAL

Página web oficial del Máster: <http://masteres.ugr.es/master-icr/>

Página web de la asignatura: <https://swad.ugr.es/?CrsCod=1783>

Si bien el curso se ha elaborado de manera que tenga entidad propia, por sus contenidos es muy recomendable que los estudiantes sigan también el curso "Herramientas para co-diseño hardware reconfigurable". Ambos cursos se coordinan de forma que el orden de impartición de sus contenidos sea coherente, y planteando actividades prácticas complementarias para los estudiantes matriculados en ambos.

