



Máster Universitario en  
Ingeniería de  
Telecomunicación

## Ciclo de Conferencias del MUIT: "Implementación CMOS de redes neuronales hardware con memristores"

31/05/2022

**Título:** Hacia la implementación CMOS de redes neuronales hardware usando dispositivos memristores

**Ponente:** Eduardo Pérez, IHP (Leibniz Institute for High Performance Microelectronics), Frankfurt-Oder (Germany).

**Resumen:** En las últimas décadas, si ha habido un dispositivo electrónico que ha despertado el interés de la comunidad científica en el ámbito de la microelectrónica, ese ha sido el memristor. Concebido inicialmente para sustituir a las memorias Flash como la tecnología dominante en almacenamiento de datos no volátil, hoy en día su interés se centra más en su uso como sinapsis artificiales en implementaciones hardware de redes neuronales artificiales. Su estructura sencilla de 2 terminales, escalabilidad, compatibilidad CMOS, reducido consumo de energía, durabilidad y retención de datos convierte a estos memristores en candidatos inmejorables para implementar aceleradores hardware de operaciones de multiplicación vector-matriz. Estas operaciones son el corazón de los cálculos demandados por las redes neuronales artificiales y que suponen un enorme cuello de botella en las unidades de computación convencionales (CPUs y GPUs) basadas en la arquitectura von Neumann. El uso de memristores promete la eliminación de este cuello de botella bajo el paradigma de la computación en-memoria y el consecuente notable ahorro en energía.



**Fecha y hora:** martes 31 de mayo, 16:00 horas.

**Enlace meet:** <https://meet.google.com/hxs-pbvn-cjv>

<http://masteres.ugr.es/ingenieria-telecomunicacion/>

